

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-153516

(43)公開日 平成9年(1997)6月10日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/60	3 1 1		H 01 L 21/60	3 1 1 R
G 01 R 31/26			G 01 R 31/26	Z
H 01 L 21/66			H 01 L 21/66	J E D

審査請求 未請求 請求項の数3 OL (全5頁) 最終頁に続く

(21)出願番号	特許平7-311793	(71)出願人	000002141 住友ペークライト株式会社 東京都品川区東品川2丁目5番8号
(22)出願日	平成7年(1995)11月30日	(72)発明者	川田 政和 東京都品川区東品川2丁目5番8号 住友 ペークライト株式会社内

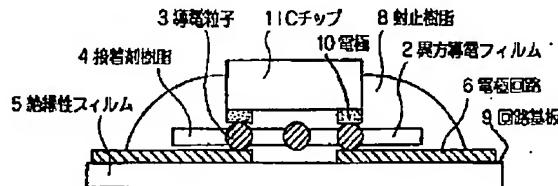
(72)発明者	田中 順二 東京都品川区東品川2丁目5番8号 住友 ペークライト株式会社内
---------	---

(54)【発明の名称】 半導体装置及びICチップの検査方法

(57)【要約】

【課題】 ICチップを容易に検査する方法と、検査後の良品をそのままパッケージ化することができる高密度実装が可能な半導体装置を提供すること。

【構成】 その中心核が高分子核材であり表面に金属被覆を有し、金属の更に外層に該金属膜よりも低融点の金属膜を有するもの、または、中心核が金属核材で表面に該金属核材よりも低融点の金属膜を有する導電粒子を絶縁性接着剤樹脂中を分散させた異方導電フィルムを介して、絶縁性基板の表面に回路を形成した回路基板とICチップとのを電気的に接続してなることを特徴とする半導体装置。



【特許請求の範囲】

【請求項1】 絶縁性接着剤樹脂中に導電性粒子を分散させた異方導電フィルムを介して、絶縁性基板の表面に回路を形成した回路基板とICチップとを電気的に接続してなることを特徴とする半導体装置。

【請求項2】 導電性粒子が、その中心核が高分子核材であり表面に金属被覆を有し、該金属被覆の更に外層に該金属膜よりも低融点の金属膜を有するもの、または、中心核が金属核材で表面に該金属核材よりも低融点の金属膜を有するものである請求項1記載の半導体装置。

【請求項3】 絶縁性接着剤樹脂中に導電性粒子を分散させた異方導電フィルムを介して、絶縁性基板の表面に回路を形成した回路基板とICチップと該回路基板に電気的に接続することにより良否判定を行うことを特徴とするICチップの検査方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、異方導電フィルムを用いた、半導体ICチップの検査方法とICチップを搭載した半導体装置に関するものである。

【0002】

【従来の技術】 最近の電子機器の小型化・薄型化に伴い、ICチップの電極とリードフレームをワイヤーボンディングで接続しエポキシ樹脂組成物で封止した一般的な半導体パッケージでは実装密度に限界が見えてきたため、ベアチップをそのまま各種基板に実装し実装密度の向上を図る、いわゆるフリップチップ実装の検討が急速に進み実用化されつつある。一般的なパッケージでは、封止樹脂で封止されパッケージ化された状態で良否判定検査を行い、良品のみを他の電子部品が実装された基板に実装するのが一般的である。これに対し、フリップチップ実装の場合、一般的には、ICチップの電極端子（アルミバッド）の上に半田バンプを形成し、基板と半田融着によって接続を行う。最近では、導電粒子を使った実装も検討されている。しかしいずれの方法も、ウェハーブロセスの安定したICチップでは無検査で実装することも可能であるが、通常のベアチップでは、ICチップの電極端子間のピッチが小さく、電極端子自体も微細なことから、ベアチップの状態で良否の判定を確認する検査が非常に困難であり、方法も確立されていないのが現状である。しかも、この場合には、他の全ての部品を実装した後で基板全体の機能検査でしかチップの不良を見ることができないため、チップ不良が発生した場合にも、リペアして再度新しいチップを実装する工数がかかると共に、リペア自体が非常に困難であるために、基板ごと不良にしてしまわなければならないという欠点があった。

【0003】

【発明が解決しようとする課題】 本発明は、このような従来の欠点に鑑みて種々の検討の結果なされたものであ

り、その目的とするところは、ICチップを容易に検査する方法と、検査後の良品をそのままパッケージ化することができる高密度実装が可能な半導体装置を提供することにある。

【0004】

【課題を解決するための手段】 すなわち、本発明は、絶縁性接着剤樹脂中に導電性粒子を分散させた異方導電フィルムを介して、絶縁性フィルムの表面に回路を形成した回路基板とICチップとを電気的に接続してなることを特徴とする半導体装置、及び該異方導電フィルムを用いて、ICチップを該回路基板に電気的に接続することにより良否判定を行うこと特徴とするICチップの検査方法に関するものである。

【0005】 以下、図面により本発明を詳細に説明する。図1は、本発明によるICチップと回路基板を接続する工程を説明するための模式断面図であり、図2は、本発明による半導体装置を示す断面模式図であり、図3は、本発明における異方導電フィルムに用いられる導電性粒子の断面模式図である。

【0006】 本発明では、異方導電フィルムを用いることにより、ICチップの検査を容易に行えることが一つの特徴である。図1に示すように、絶縁性接着剤樹脂（4）中に導電性粒子（3）を分散させた異方導電フィルム（2）を加圧、あるいは加熱加圧することにより、ICチップ（1）の電極（10）と回路基板（9）の電極回路（6）を電気的に接続することにより、微細なピッチで並んでいるICチップの電極に直接測定用プローブをあてることなく、回路基板側の電極端子を用いて容易にICチップの良否判定検査を行うことが可能となる。ここで、回路基板の下にクッションゴム（7）をおき、これを上下間で固定すれば、より確実に安定した接続が得られるようになる。

【0007】 また、ここで使用する異方導電フィルムは、異方導電フィルムを構成する接着剤樹脂から導電性粒子の頭をのぞくようにすることにより、より低圧・低温での加圧、あるいは加圧加熱により容易かつチップを破損することなく安全にICチップの良否判定を行うことが可能となる。この構成により、ICチップの電極端子にバンプが形成されていない場合にも、安定した接続を得ることができるようになる。ICチップが不良の場合には、検査時の加圧あるいは加熱の条件を選択することにより、異方導電フィルムの接着剤樹脂は、接続を取るためだけの仮固定状態とることができ、容易にICチップを回路基板から取り除くことが可能となり、残った樹脂も溶剤等で容易に除去することが可能である。一方、ICチップが良品の場合、ICチップ検査後、より高圧・高温で異方導電フィルムの接着剤樹脂を硬化させることにより、そのまま基板にICチップを実装することができる。このとき、基板を通常のPCB（プリント配線板）やFPC（フレキシブル回路基板）、TCP

(テープキャリアパッケージ)などの形態にしておくことにより、図2に示すように、エポキシ樹脂などの封止樹脂(8)で封止し、実装面積の小さいパッケージにすることが可能となる。

【0008】ここで使用する異方導電フィルム(2)は、図3に示すように、高分子核材(11)の表面に金属被覆(12)を施した粒子の表面に、さらに低融点の金属膜(13)を被覆した粒子が絶縁性接着剤に分散されたもの、あるいは、中心核が金属核材(14)で表面に該金属核材よりも低融点の金属膜(13)を有するものを用いれば、更に信頼性の高い接続が可能となる。一般的に、異方導電フィルムに含まれている導電粒子には、金属粒子や高分子核材に金属被覆を施したものが用いられている。

【0009】金属粒子の場合、半田粒子などの柔らかいものが用いられる場合が多く、相対する回路端子間の間隔ばらつきを吸収して回路端子間の接触面積を大きくとることができ、安定した導通性が得られるという長所があった。また、接続温度を金属粒子の溶融温度よりも高くすることにより、導電粒子と電極端子の接続を強固にすることが可能となり、より接続信頼性を高めることができるものであった。しかしながら、反面、微細な回路同士の接続をするために導電粒子の粒度分布を揃え隣接端子間の電気的短絡を防ぐことが困難であり、金属粒子を溶融させると端子間短絡が発生したり、高温高湿度放置試験や高温放置試験などの処理を施した場合に金属粒子の酸化などの変化が生じ接続が不安定になるなどの問題があった。

【0010】これに対し、高分子核材に金属被覆を施した粒子の場合、作製方法によっては高分子核材粒子の粒度分布を極めてシャープにできるため、微細な回路接続にも対応でき、さらに、金被覆が用いられる場合が多いこともあり、前述のような長期環境処理による粒子表面の酸化などの変化は少ないという長所があった。しかしながら、反面、電極端子と導電粒子の接触は機械的な接触だけであるため、周辺の接着剤樹脂が長期環境試験の温度や温度によって劣化し、導電粒子と電極端子の接続が不安定になるという欠点もあった。また、相対する回路端子間の間隔ばらつきが大きい場合には、接続直後でも導電粒子の端子への接觸が不安定になり、安定した接続性が得られないという問題もあった。

【0011】このような問題に対し、本発明による図3に示すような導電粒子を適用することにより、加熱加圧により導電性粒子の最外層の低融点金属膜(13)が溶融し、ICチップの電極(10)と回路基板の電極回路(6)を導電粒子を介して強固に接続することができ、上下間の安定した電気的接続を得ることが可能となる。

【0012】ここで用いられる高分子核材(11)は特に組成など制限はなく、例えば、エポキシ樹脂、ウレタン樹脂、メラミン樹脂、フェノール樹脂、アクリル樹

脂、ポリエステル樹脂、スチレン樹脂、スチレンブタジエン共重合体等のポリマー中から1種あるいは2種以上組み合わせて使用すれば良い。いずれの粒子でも、接続する被着体にあわせ、最適な粒子径・粒度分布・配合量を選択した方がよいことは言うまでもない。例えば、一般的には、粒子径は0.5~50μm程度で、特に0.2mmピッチ程度以下のファインピッチ回路の接続においては、3~10μm程度が望ましい。もちろん、粒度分布がシャープな方が好ましいことは言うまでもなく、平均粒径±20%以内であればなお好ましい。絶縁性接着剤に対する配合量は、0.1~10体積%であるほうが好ましい。これよりも粒子径が小さい場合や配合量が少ない場合には接続面積が少なくなるため接続信頼性が低下し、逆に粒子径が大きい場合や配合量が多い場合には隣接端子間の絶縁性が低下し短絡の発生にもつながる。

【0013】本発明で用いられる、表面の金属被覆(12)は、最外層の金属膜(13)よりも融点が高いものであれば、特にその種類を制限するものではない。組成としては従来よりこの分野において使用されている、例えば、金、銀、銅、亜鉛、すず、鉛、インジウム、パラジウム、ニッケルなどが挙げられ、これらを1種あるいは2種以上組み合わせてもよい。もちろん、この金属被覆の選択には、中心核となる高分子核材との密着力などを考慮して組合せた方がよいことはいうまでもない。また、金属被覆の厚さには特に制限はないが、薄すぎると導電性が不安定になり、厚すぎると粒子変形が困難になったり凝集などが生じるため、0.01~1μm程度が好ましい。無電解メッキなどにより均一に被覆されている方が望ましいことはいうまでもない。

【0014】本発明に用いられる最外層の金属膜(13)は、高分子核材の表面に施された金属被覆よりも融点が低いものであれば特にその組成に制限はないが、例えば、銀、銅、亜鉛、すず、鉛、インジウム、パラジウム、アルミニウム、ニッケルなどが挙げられ、これらを組み合わせてもよい。もちろん、これらの金属膜の選択には、金属膜や被着体の回路端子との密着力などを考慮して組合せた方がよいことはいうまでもない。また、通常のICチップとFPCとの接続の場合などでは、接続時の被着体の熱膨張や接着剤樹脂の硬化を考慮して120°Cから200°C程度の融点を持つものが好ましい。金属膜の厚さには特に制限はないが、薄すぎると溶融した場合に、電極端子側に溶融物がとられてしまい導電性が不安定になり、逆に厚すぎると粒子変形が困難になったり端子間ショートの恐れなどが生じるため、0.1~5μm程度が好ましい。また、無電解メッキなどにより均一に被覆されている方が望ましいことはいうまでもない。

【0015】本発明で用いられる、金属核(14)は、外層の金属膜よりも融点が高いものであれば、特にその

種類を制限するものではない。組成としては従来よりこの分野において使用されている、例えば、金、銀、銅、亜鉛、すず、鉛、インジウム、バラジウム、ニッケルなどが挙げられ、これらを1種あるいは2種以上組み合わせてもよい。もちろん、この金属核の選択には、外層の金属膜との密着力などを考慮して組合せた方がよいことはいうまでもない。また、金属核の粒度分布は、高分子核材の場合と同様に、接続する被着体にあわせ、最適な粒子径・粒度分布・配合量を選択した方がよいことは言うまでもない。例えば、一般的には、粒子径は0.5～5.0μm程度で、特に0.2mmピッチ程度以下のファインピッチ回路の接続においては、3～10μm程度が望ましい。もちろん、粒度分布がシャープな方が好ましいことは言うまでもなく、平均粒径±20%以内であればなお好ましい。絶縁性接着剤に対する配合量は、0.1～1.0体積%であるほうが好ましい。これよりも粒子径が小さい場合や配合量が少ない場合には接続面積が少なくなるため接続信頼性が低下し、逆に粒子径が大きい場合や配合量が多い場合には隣接端子間の絶縁性が低下し短絡の発生にもつながる。

【0016】本発明に用いられる異方導電フィルムの接着剤樹脂(4)は、絶縁性を示すものであれば、熱可塑性、熱硬化性、光硬化性など特に制限はない。例えば、スチレンブタジエン樹脂、スチレン樹脂、エチレン酢酸ビニル樹脂、アクリルニトリルブタジエンゴム、シリコーン樹脂、アクリル樹脂、エポキシ樹脂、ウレタン樹脂、フェノール樹脂、アミド樹脂、エポキシメタクリレート系をはじめとするアクリレート系樹脂などが挙げられ、必要に応じて2種以上の樹脂を組み合わせればよい。また、必要に応じて、粘着付与剤、架橋剤、老化防止剤、カップリング剤等を併用してもよい。

【0017】本発明に用いられる回路基板(9)は、表面に導電性の回路を形成したものであれば特に限定するものではない。取り扱いの容易さ、検査後のパッケージ化などの点からは、一般的な硬質のガラスエポキシ基板や絶縁性のポリイミド基材などに銅箔で回路を形成したFPCなどが望ましく、回路は基板の片面、あるいは両面に形成してもよい。本発明におけるICチップ(1)は、特に限定するものではなく、シリコンウェハーにアルミ配線を形成した一般的なICチップ全てに適用できるものである。チップの電極端子には、バンプがなくても特に問題はないが、接続の確実性を向上させるために、半田や金で形成され、高さの削ったバンプがあつた方が望ましい。

【0018】

【実施例】以下、本発明による実施例および従来方法による比較例を示す。

《実施例1》エポキシ樹脂【エピコート1007、油化シェルエポキシ(株)製】50重量部、ポリビニルブチラール樹脂【BH-S、積水化学工業(株)製】15重量

部、マイクロカプセル化イミダゾール誘導体エポキシ化合物【ノバキュアHX-3748、旭化成工業(株)製】50重量部を混合した接着剤に、スチレン樹脂を核材とし、厚さ0.3μmのニッケルをメッキし、さらに最外層として半田(63/37=すず/鉛)被覆を0.5μm形成した、平均粒子径1.5μmの金属被覆粒子を2体積%を分散させ、厚さ1.5μmの異方導電フィルムを作製した。

【0019】この異方導電フィルムを、金バンプを形成したICチップ(2×20mm)と回路を形成したFPCとの間に挟み、80℃、30kg/cm²、3secの条件で熱圧着により仮接続した。ここで用いたFPCは、75μmのポリイミド基材と35μmの銅箔からできたものであり、回路加工後表面をすずメッキしたものである。この接続体を用いて、FPCの隣接端子間の接続抵抗値を測定した結果、2バンプ間で1Ω以下と良好であった。その後、このサンプルを200℃、100kg/cm²、30secの条件で熱圧着し、異方導電フィルムの接着剤樹脂を硬化させた。このサンプルを高温高湿度試験(85℃、85%RH)に投入し、隣接端子間の接続抵抗値を観察した結果、1000時間処理後も初期からの接続抵抗上昇は全端子で2Ω以下と良好な接続性が得られた。また、仮接続後、アセトンを使用してICチップと基板を剥離した結果、容易に樹脂を除去することができ、ICチップ・基板とも再利用が可能なものが得られた。

【0020】《実施例2》実施例1と同じ接着剤にニッケル粒子を核材とし、厚さ1.0μmの半田(63/37=すず/鉛)を外層に被覆した、平均粒子径2.0μmの金属粒子を3体積%を分散させ、厚さ1.5μmの異方導電フィルムを作製した。この異方導電フィルムを、金バンプを形成したICチップ(2×20mm)と回路を形成したPCBとの間に挟み、80℃、30kg/cm²、3secの条件で熱圧着により仮接続した。ここで用いたPCBは、18μmの銅箔で両面に回路を形成したガラスエポキシ基板で、回路加工後表面を半田メッキしたものである。

【0021】この接続体を用いて、PCBの隣接端子間の接続抵抗値を測定した結果、2バンプ間で1Ω以下と良好であった。その後、このサンプルを210℃、150kg/cm²、20secの条件で熱圧着し、異方導電フィルムの接着剤樹脂を硬化させた。更にエポキシ樹脂【スミレジンエクセルCR-2000、住友ペークライト(株)製】でチップを封止した。このサンプルをプレッシャークリッカ試験(125℃、2.3atm)に投入し、隣接端子間の接続抵抗値を観察した結果、250時間処理後も初期からの接続抵抗上昇は全端子で3Ω以下と良好な接続性が得られた。

【0022】《比較例》実施例1と同じ接着剤に、同じ導電粒子を分散させた厚さ2.5μmの異方導電フィルム

を作製し、同様の熱圧着条件で仮接続したが、約60%の端子で隣接端子間の接続抵抗が100Ω以上となつた。更に温度を130°Cまで上昇させて仮接続を行った結果、接続抵抗値は全端子で1Ω以下と良好であったが、接着剤樹脂を溶剤で剥離しようとした際に、樹脂の硬化が進んでいるために樹脂の除去が困難であり、ICチップ・基板上の残存樹脂の除去も難しく、再利用は不可能であった。

【0023】

【発明の効果】本発明のように、異方導電フィルムを用いることにより、従来困難であったICチップの検査が

容易になり、更に導電粒子・樹脂厚さの工夫により、ICチップと回路基板の接続信頼性を向上することができ、そのまま半導体パッケージとして使用し、高密度の実装が可能となる。

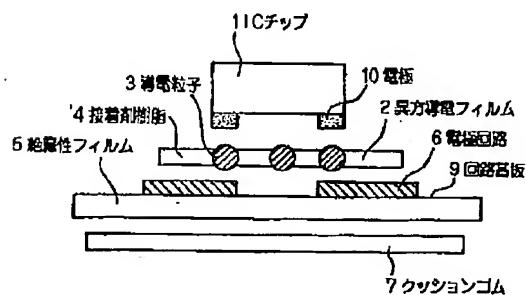
【図面の簡単な説明】

【図1】本発明によるICチップと回路基板を接続する方法を説明するための断面模式図。

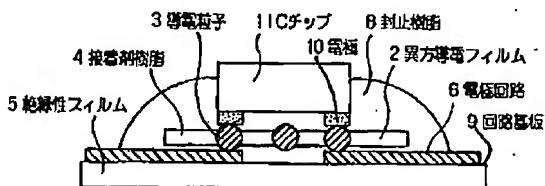
【図2】本発明によるICチップと回路基板を接続した半導体装置を説明するための断面模式図。

【図3】本発明における異方導電フィルムを構成する導電粒子を説明するための模式断面図。

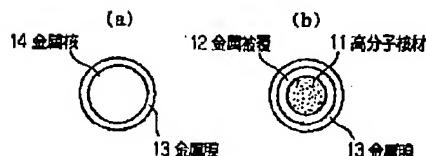
【図1】



【図2】



【図3】



フロントページの続き

(51) Int. Cl. 6
H 01 L 21/321

識別記号 執内整理番号

F I
H 01 L 21/92

技術表示箇所

602D